

# 4 Realisierung von Schaltnetzen

## Student Group

First Name	Surname	Matrikel Nr.

## Table of Contents

- 4. Realisierung von Schaltnetzen** ..... 2
  - Motivation ..... 2
  - Aufgaben ..... 2
  - 4.1 Realisierung von Schaltnetzen I** ..... 2
    - Ziele ..... 2
    - Video ..... 2
  - 4.2 Realisierung von Schaltnetzen II** ..... 2
    - Ziele ..... 2
    - Video ..... 2
  - 4.3 Komplexere Schaltnetze** ..... 3
    - Ziele ..... 3
    - Video ..... 3
  - Anwendungen** ..... 3

# 4. Realisierung von Schaltnetzen

## Motivation

## Aufgaben

Die Aufgaben finden Sie in ILIAS unter: (2) Einführung, Vorlesungsskript und Hausarbeiten » Hausarbeiten

Details dazu finden Sie in der [einfuehrung](#)

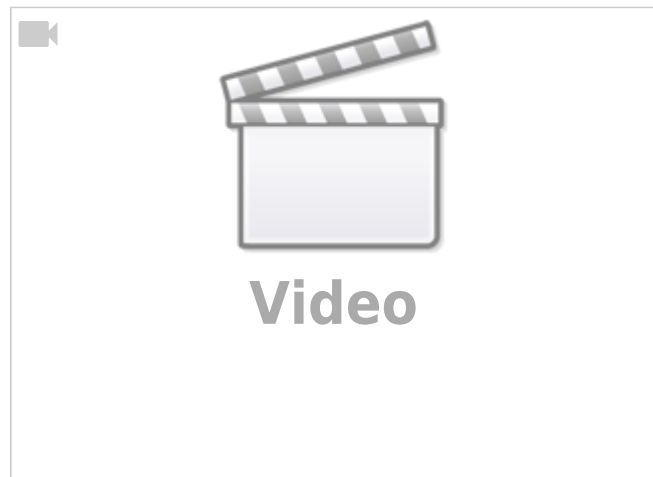
## 4.1 Realisierung von Schaltnetzen I

### Ziele

Nach dieser Lektion sollten Sie:

1. von den unterschiedlichen Logikfamilien gehört haben.
2. verstanden haben, warum mit einem zweistufigen Schaltnetz jede beliebige Logikfunktion umgesetzt werden kann.
3. die grafische Vereinfachung für Verknüpfungen kennen.
4. von den unterschiedlichen Arten der programmierbaren Bauelemente gehört haben.

### Video



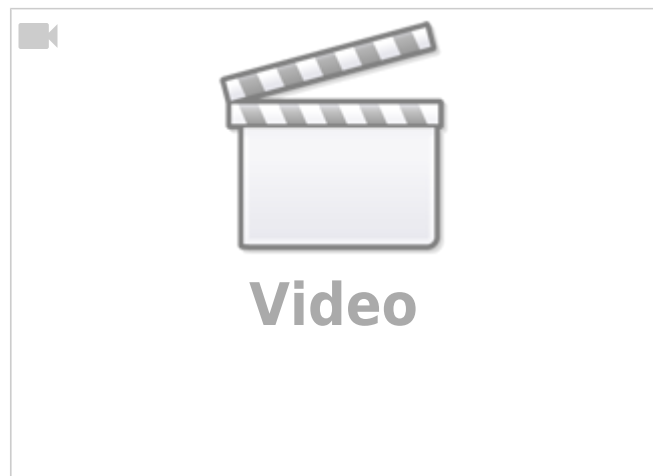
## 4.2 Realisierung von Schaltnetzen II

### Ziele

Nach dieser Lektion sollten Sie:

1. den Aufbau von nichtflüchtigen Datenspeichern kennen.
2. die Arten der verschiedenen Datenspeicher und ihre Eigenschaften kennen.
3. die grafische Vereinfachung für Verknüpfungen kennen.
4. von den Anwendungen dieser Datenspeicher gehört haben.

### Video



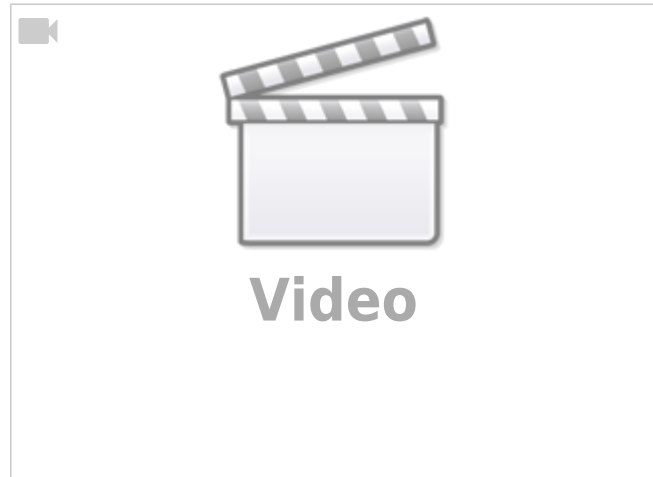
## 4.3 Komplexere Schaltnetze

### Ziele

Nach dieser Lektion sollten Sie:

1. die Struktur von komplexeren Logikbauelementen kennen.
2. die Begriffe Gatter, Makrozelle, Funktionsblock einordnen können.
3. Anwendungen von CPLD und FPGA kennen.

### Video



## Anwendungen

**Nibbler:** Mit wenigen Chips der 7400 Familie lässt sich sogar eine funktionsfähige CPU aufbauen.

From:  
<https://first.mexle.te.hs-heilbronn.de/> - MEXLE Wiki

Permanent link:  
[https://first.mexle.te.hs-heilbronn.de/grundlagen\\_der\\_digitaltechnik/realisierung\\_von\\_schaltnetzen?rev=1604320209](https://first.mexle.te.hs-heilbronn.de/grundlagen_der_digitaltechnik/realisierung_von_schaltnetzen?rev=1604320209)

Last update: 2021/05/09 09:59

