

Projekte des Wintersemesters 2023

Student Group

First Name	Surname	Matrikel Nr.

Table of Contents

Projekte des Wintersemesters 2023	2
<i>Allgemeiner Verlauf</i>	2
Semesterablauf	2
Legende	3
Abgabetermine	3
Vorgaben - Elektronik Labor	3
Hinweise zu Tina	4
Vorgaben - Microcontroller	5
Projekte für 2er Gruppen	5
Projekte für 3er Gruppen	6
Ablauf der Präsentationen	7

Projekte des Wintersemesters 2023

Allgemeiner Verlauf

Aufgrund der Umstellung des EDA-Tools von eagle auf KiCAD kann ich die Kombination aus Elektronik-Labor (Elektronik-Entwicklung) und Mikrocontroller (Software-Entwicklung) dieses Semester nicht als eigen-initiatives Projekt mit dem Ziel einer fertigen Mikrocontroller-Elektronik anbieten.



Semesterablauf

SW	Mo (Electronics)	We (uC)	Th (uC)	Fr	Deadlines
1	09.03	11.03 Canceled	12.03 Canceled	13.03 Intro, Kickoff and Interfaces	
2	16.03	18.03 Intro, Kickoff and Interfaces	19.03 1. Hello Blinking World	20.03	
3	23.03	25.03 2. Sound and Timer	26.03 3. Logic Functions	27.03	
4	30.03	01.04 4. Up Down Counter	02.04 5. Menu	03.04	Deadline Grouping
5	06.04	08.04 6. Dice / 7. Randomness	09.04 Mentoring	10.04	
6	13.04 Mentoring	15.04 Mentoring	16.04 Mentoring	17.04	Deadline Project Idea
7	20.04 Mentoring	22.04 Mentoring	23.04 Mentoring	24.04	
8	27.04 Canceled	29.04 Canceled	30.04 Canceled	01.05	
9	04.05	06.05 8. Analog-Digital-Converter	07.05 9. UART / 10. SPI	08.05	
10	11.05	13.05 11. I2C	14.05 Canceled	15.05	
11	18.05 Mentoring	20.05 Mentoring	21.05 Mentoring	22.05	
	25.05 Canceled	27.05 Canceled	28.05 Canceled	29.05	
12	02.06	03.06 Mentoring	04.06 Mentoring	05.06	
13	09.06	10.06 Mentoring	11.06 Mentoring	12.06	
14	16.06	17.06 Mentoring	18.06 Mentoring	19.06	
15	23.06 Mentoring	24.06 Presentations	25.06 Presentations		Deadline Code

Legende

Pflichtveranstaltungen sind mit fetter Schrift gekennzeichnet.

Abgabetermine

- **13.10.2023** - spätester Termin für das Fixieren der Hardware- und Software-Projekt-Idee. Diese sollte vorher bereits mit mir geklärt worden sein. Es zählt der Zeitstempel der Mail.
- **27.10.2023** - spätester Termin für die Abgabe der finalen Schaltungsentwicklung (*.sch und *.brd) über Redmine. Es zählt der Zeitstempel des Servers.
- **17.11.2023** - spätester Termin für die Abgabe der finalen Boardentwicklung (*.sch und *.brd) über Redmine. Es zählt der Zeitstempel des Servers.
- **16.01.2024** - Termin für Präsentation
- **26.01.2024** - spätester Termin für die Abgabe der Software und der Doku (*.simu, *.h und *.c, ggf. kurzer Kommentar in txt-File) über Redmine. Es zählt der Zeitstempel des Servers.

Vorgaben - Elektronik Labor

Ziel ist, dass Sie im Elektronik-Labor die Entwicklung von Elektronik lernen. Dazu werden Sie in diesem Semester in Gruppenarbeit OP-Grundsaltungen und Filtersaltungen (siehe Projekte) entwickeln. Die praktische Arbeit umfasst folgende Punkte:

1. Konzeption und Auslegung von Schaltungen
 1. Sofern keine genaue Anwendung gegeben ist, kann eine solche gesucht und zur weiteren Auslegung verwendet werden (nach Rücksprache sind auch die gegebenen Parameter

- veränderbar).
2. Simulation in Falstad oder Tina
 3. Analyse der notwendigen Datenblätter
 1. Größen und Position von weiteren Komponenten
 4. Komponentenauslegung
 1. alle Passivkomponenten als SMD (vorzugsweise Größe 0603)
 2. auch ICs in SMD (mit "Beinchen", z.B. ...QFP, ...SOP aber keine Grid Arrays, d.h. ...GA)
 3. Widerstands-Reihe: E24, Kondensator-Reihe: E12
 4. Aufbau diskret (also mit einzelnen Operationsverstärkern).
 5. Darstellung von kaufbaren IC's, welche die Funktion erfüllen erwünscht.
 6. Neben den Operationsverstärkern können Transistoren oder Kondensatoren zu verwenden und auszulegen sein.
 7. Für digital veränderbare Widerstände sind switched-Capacitor Widerstände oder Digitalpotis ansteuerbar über I2C-PWM-IC zu wählen.
 2. [Entwicklung einer Schaltung](#) und eines [Layouts](#) in kiCAD mit den Randbedingungen
 1. Basis ist [Mexle 2020-System](#).
 2. Hookups auf Basis des [Basis-Hookups](#), separaten Platinen auf Basis der [MMC 1x1 328PB](#) Platine.
 3. Spannungsniveau auf VCC ist 3,3 V. Wird eine andere Spannung benötigt, muss ein Spannungswandler (z.B. Ladungspumpe, LDO) oder (für mehr Leistung) eine weitere Schraubklemme vorgesehen werden!
 4. Belegung und Position von K1, K2 und JP sind vorgegeben.
 5. bitte helfen Sie einander, sodass der Aufwand gleichmäßig verteilt wird.
 6. >Randbedingung für Zweiergruppen ist, ein ein Hookup zu entwickeln
 3. Dokumentation der Ergebnisse im Wiki. Ihre jeweilige Wikiseite erreichen Sie mittels des Links in der Tabelle (bei Projekt-Nr.).
Je nach Thema können folgende Punkte sinnvoll sein:
 1. Erklärung von Auslegung und Layoutvorgaben
 2. Begründung der Bauteilauswahl
 3. Darstellung von Anwendungsgebieten und ggf. typische Spannungsverläufe
 4. Bodediagramm
 5. Grupp delay
 6. Sprungantwort und Darstellung des Ausgangssignals, je für PWM mit 50Hz, 100Hz, 500Hz, 1kHz, 7kHz, 10kHz, 40kHz, 50kHz

Hinweise zu Tina

- Eine Einführung zu Tina ist [hier im Wiki](#) zu finden
- Die Diagramme zu Amplitudengang, Frequenzgang und Grupp delay können über Analysis » AC Analysis » AC Transfer Characteristic erstellt werden.
- Achten Sie darauf, dass es sich um in der Frequenz logarithmische Diagramme handelt.
- Wählen Sie die Achsenbeschriftung geeignet (z.B. Schritte in 20 dB, 90° und Dekaden).
- Sofern es in bei der Aufgabenstellung Angaben zur Werten im Bode-Diagramm gab, sollten diese eingezeichnet werden.

Vorgaben - Microcontroller

1. Allgemeine Randbedingungen
 1. Programmiersprache ist C bzw. C++ (Arduino ist nicht möglich)
 2. Die Delay-Funktion darf nicht für die Zeit-Synchronisation im Millisekunden-Bereich genutzt werden!
Es ist eine Einteilung in Takte (10ms, 100ms, etc.) zu verwenden.
 3. Eine übergeordnete Gesamtidee ist zu entwickeln, z.B. ein Computerspiel oder ein Sensor- / Aktorsystem
 4. Generell fällt es mir leichter eine gute Note zu geben, wenn mehr Funktionalität umgesetzt ist (als Hausnummer gelten 300 selbst entwickelte Codezeilen)
 5. Beachten Sie die Infos unter [Tipps für Programmierung](#), insbesondere die Vorgaben für die Programmierung!
 6. Nutzen Sie die vorhandenen, seriellen Schnittstellen

Für die Vorträge finden Sie [hier](#) weitere Tipps

Projekte für 2er Gruppen

Im folgenden werden sehr hohe Filterordnungen gesucht. Diese werden z.B. dazu genutzt [Unterabtastung](#) durch einen Aliasingfilter zu vermeiden. Details dazu sollten im kommenden Semester in Messtechnik auf Sie zu kommen. Zur Filterauswahl können z.B. folgende Tools genutzt werden:

- [WEBENCH Power Designer](#) von Texas Instruments
- [Analog Filter Wizard](#) von Analog Devices
- weitere Tools sind erlaubt, sollten aber angegeben werden

Nr	Gruppe	Filtertyp	Verstärkung im Durchlassbereich	Grenzfrequenz(en)	Filterordnung	Topologie	Weitere Randbedingungen (RB)
1		Tiefpass	20 dB	2 kHz	siehe RB	siehe RB	Frequenzen größer als 4kHz sollen weniger als $0,1 \%$ in das Ausgangssignal eingehen, geringe Komponentenanzahl, Mexle-Hookup, Ausgangsfilter
2		Tiefpass	10 dB	1 kHz	siehe RB	siehe RB	Frequenzen größer als 4kHz sollen weniger als $0,1 \%$ in das Ausgangssignal eingehen, geringe Komponentenanzahl, Mexle-Hookup, Ausgangsfilter
3		Hochpass	Faktor 3	100 Hz	siehe RB	siehe RB	Akustikfilter: d.h. möglichst geringe Verzerrung und Vermeidung von Überschwingern, $< -23 \text{ dB}$ bei 40 Hz , Mexle-Hookup, Eingangsfilter auf ADC

Nr	Gruppe	Filtertyp	Verstärkung im Durchlassbereich	Grenzfrequenz(en)	Filterordnung	Topologie	Weitere Randbedingungen (RB)
4		Hochpass	10 dB	1 Hz	siehe RB	siehe RB	Akustikfilter: d.h. möglichst geringe Verzerrung und Vermeidung von Überschwingern, $< -23 \text{ dB}$ bei 40 Hz , separates Mexle-Modul, Eingangsfiler auf ADC
5		Bandpass	40 dB	30 kHz , 50 kHz	siehe RB	siehe RB	maximal flacher Verlauf im Durchlassbereich (ohne Welligkeit), Stoppband: $> 60 \text{ kHz}$ weniger als -20 dB , separates MEXLE Modul, Eingangsfiler auf ADC
6		Bandpass	20 dB	1 kHz , 5 kHz	siehe RB	siehe RB	maximal flacher Verlauf im Durchlassbereich (ohne Welligkeit), Stoppband: $> 6 \text{ kHz}$ weniger als -20 dB , separates MEXLE Modul, Eingangsfiler auf ADC
7		Bandsperre	20 dB	4 kHz , 10 kHz	siehe RB	siehe RB	Topologie für nicht isolierte Widerstände, kein Überschwingen erlaubt, bei $6 \text{ kHz} \dots 7 \text{ kHz}$ soll das Ausgangssignal mindestens um -20 dB abgeschwächt sein, separates MEXLE Modul, Eingangsfiler auf ADC
8		Allpass	-	siehe RB	siehe RB	siehe RB	Die Teilfrequenzen eines Signals bis zu 1 kHz sollen um 2 ms verschoben werden, Eingangsfiler auf ADC
9		Allpass	-	siehe RB	siehe RB	siehe RB	Die Teilfrequenzen eines Signals bis zu 100 Hz sollen um 3 ms verschoben werden, Eingangsfiler auf ADC
10		Tiefpass	Faktor 20	$10 \dots 50 \text{ kHz}$	3.	Sallen-Key	variable Freq., einstellbar über programmierbare(n) Widerstand/Widerstände, Eingangsfiler auf ADC

Projekte für 3er Gruppen

Diese Projekte erfordern etwas mehr eigenständigen Entwicklungsaufwand. Die Angaben sind ähnlich definiert wie diese in der Industrie erwartbar wären.

Nr	Gruppe	Projekt	Weitere Randbedingungen
20		Zweistufiger Universalfilter	Ein Universalfilter ermöglicht es ein Signal gleichzeitig mit verschiedenen Filtern zu bearbeiten. In diesem Fall soll es möglich sein zwei Universalfilter hintereinander zu schalten. Einige der Widerstände sollen digital veränderbar sein, damit die Grenzfrequenzen verändert werden können.
21		Auswertung Lithium-Ionen-Batterien	Entwickeln Sie für die Produktion von LiFePO4 Batterien eine Test-Elektronik, mit den Randbedingungen: 5V-Versorgung der Elektronik, Test sollte trotz Verpolung möglich sein, Batterie-SOC soll nach einem Datenblatt über die Quellspannung möglichst genau gemessen werden.
22		Auswertung Kontaktwiderstand von Schaltern	Entwickeln Sie für die Dauerlauferprobung von Relais eine Auswertung des Kontaktwiderstands. Dazu soll eine Konstantstromquelle auf Basis eines Operationsverstärker benutzt werden, welche zwei unterschiedliche Ströme ermöglicht (2A, 0,02A). Zusätzlich soll eine Auswerteelektronik die vorhandene Spannungen auf 0..5V abbilden (Bereich des Kontaktwiderstands für Relais sind im Netz zu suchen).
23		Auswertung von EEG, EKG Signalen	Bei EEG, EKG Signalen kommen geringe Spannungen mit niedrigen Frequenzen zusammen und erfordern eine besondere Elektronik. Entwickeln Sie einen Chopper-Verstärker, der solche Signale vorverarbeiten kann.
24		PWM-Leistungsstufe für DC-Motoren	Ergänzend zum Dreieck-Rechteck-Generator soll eine Leistungsstufe aus dem ET1-Labor (V5) teilweise nachgebaut werden. Suchen sie sich dazu einen passenden FET anstelle des Darlingtontransistors heraus. Beachten sie hierbei die maximale Verlustleistung des Transistors. Fügen sie zur Kontrolle LEDs ein, die es erlauben die Funktion der Leistungsstufe zu überwachen. Suchen sie sich einen passenden Operationsverstärker, der schnell genug ist und einen ausreichend geringen Phasenrand hat, so dass die Schaltung bei $\pm 3,3 \text{ V}$ funktioniert. Berechnen sie die Schaltung für eine Basisfrequenz von 20 kHz . Der DC-Motor hat eine maximale Leistungsaufnahme von 1 W und wird über eine separate Klemme mit 12 V versorgt.

Ablauf der Präsentationen

Bitte lesen Sie zur Vorbereitung auf Ihren Vortrag die [Tipps zu Präsentationen](#) durch.
Die Präsentationen am 16.01 und 18.01 finden wie folgt statt:

Dienstag 25.06

Start	Gruppe	Thema	Vortragsdauer
09:45	Vorgespräch Tim Fischer		5 min
09:50	Gruppe 2	LED Sanduhr	8..10 min
10:00	Gruppe 3	Fahrstuhlsteuerung	8..10 min
10:10	Gruppe 4	Modellauto	8..10 min
10:20	Pause		10 min
10:30	Gruppe 6	elektr. Zeiterfassung	8..10 min
10:40	Gruppe 7	Kaffemaschine	8..10 min
10:50	Gruppe 9	"NetHack"	8..10 min
11:00	Gruppe 11	Heizungsregelung	8..10 min

Donnerstag 27.06

Start	Gruppe	Thema	Vortragsdauer
14:00	Vorgespräch Tim Fischer		5 min
14:05	Gruppe 8	Flappy Bird	12..15 min
14:20	Gruppe 10	Space Invaders	8..10 min
14:30	Gruppe 13	Moving Head	8..10 min
14:40	Pause		10 min
14:50	Gruppe 14	Music-Player	12..15 min
15:05	Gruppe 15	Geldautomat	12..15 min
15:20	Gruppe 17	Wetterstation	8..10 min

From:

<https://first.mexle.te.hs-heilbronn.de/> - **MEXLE Wiki**

Permanent link:

https://first.mexle.te.hs-heilbronn.de/microcontrollertechnik/projekte_im_wise_2023?rev=1695678494Last update: **2023/09/25 23:48**