

# Entwicklung von komplexeren Falstad-Beispielen

## Student Group

First Name	Surname	Matrikel Nr.

## Table of Contents

<b>Entwicklung von komplexeren Falstad-Beispielen</b> .....	2
<b><i>Details</i></b> .....	2

# Entwicklung von komplexeren Falstad-Beispielen

## Details

1. Umsetzung von Digitalschaltungen, welche Peripherals eines Atmega328 abbilden:
  1. Minimum wäre: 8bit Timer/Counter (vgl. <https://tinyurl.com/yjerzqes> ), SPI, I2C/WTI
  2. Sinnvoll ist zudem: ADC, U(S)ART, I/O-Ports, 16bit Timer/Counter, AVR32DB: EVSYS, PORTMUX, CCL, A
  3. Optional wäre: Watchdog, USART in SPI Mode, AVR32DB: Brownout detector, 12bit timer, RTC, CRCSCAN, DAC, OPAMP, ZCD
2. Entwicklung von js code für Anbindung von Ein-/Ausgabe auf einer Webseite an circuitjs
  1. Verbinden von Statemachine in JS mit Schaltung in circuitjs, Schnittstellen für die Schaltungen aus Punkt 1, insbesondere 1. a.
  2. Optional wäre: Erstellen von Schaltungen aus Funktionstabelle / KV-Diagramm / Statemachine

From:

<https://first.mexle.te.hs-heilbronn.de/> - MEXLE Wiki

Permanent link:

[https://first.mexle.te.hs-heilbronn.de/studentische\\_arbeiten/entwicklung\\_von\\_komplexeren\\_falstad-beispielen?rev=1644921929](https://first.mexle.te.hs-heilbronn.de/studentische_arbeiten/entwicklung_von_komplexeren_falstad-beispielen?rev=1644921929)

Last update: 2022/02/15 11:45

